

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-39210

(43)公開日 平成11年(1999)2月12日

(51)Int.Cl.
G 0 6 F 12/02

識別記号
5 1 0

F I
G 0 6 F 12/02

5 1 0 A

審査請求 未請求 請求項の数2 OL (全9頁)

(21)出願番号 特願平9-197081

(22)出願日 平成9年(1997)7月23日

(71)出願人 000001443
カシオ計算機株式会社
東京都渋谷区本町1丁目6番2号

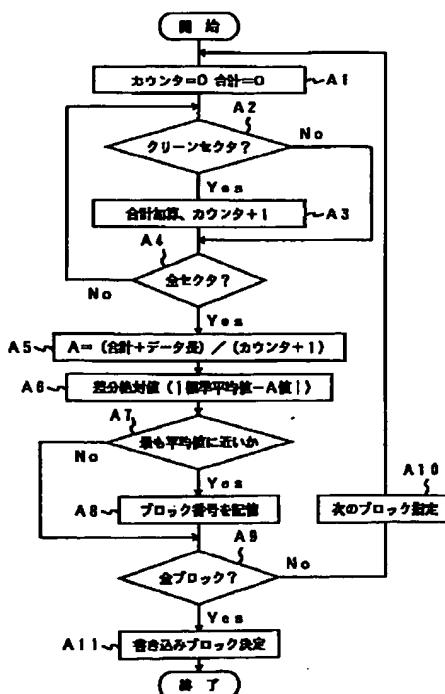
(72)発明者 奈良 和也
東京都羽村市栄町3丁目2番1号 カシオ
計算機株式会社羽村技術センター内
(74)代理人 弁理士 鈴江 武彦 (外5名)

(54)【発明の名称】 フラッシュメモリのメモリ制御装置

(57)【要約】

【課題】NOR型フラッシュメモリの使用不可能領域を低減させることを可能にする。

【解決手段】NOR型フラッシュメモリを複数のブロックに分け、各ブロックを固定数、可変長のセクタで管理し、データを書き込む場合には、各ブロックについて(ステップA10, A11)、データを書き込んだ際のブロック内のセクタの平均セクタ長(ステップA5)と、ブロックサイズをブロック内の固定セクタ数で除算して求まる標準平均値とを比較して(ステップA6)、最も標準平均値に近くなるブロックを選択して(ステップA8)、データを書き込む対象として決定する(ステップA12)。



1

2

【特許請求の範囲】

【請求項1】 NOR型フラッシュメモリを複数のブロックに分け、各ブロックを固定数、可変長のセクタで管理する管理手段と、

前記管理手段によって管理されたNOR型フラッシュメモリに対してデータを書き込む場合には、データを書き込んだ際のブロック内のセクタの平均セクタ長が標準平均値に近くなるブロックを選択して、データを書き込む手段とを具備したことを特徴とするNOR型フラッシュメモリのメモリ制御装置。

【請求項2】 NOR型フラッシュメモリを複数のブロックに分け、各ブロックを、異なるセクタ数、セクタ長で管理する管理手段と、

前記管理手段によって管理されたNOR型フラッシュメモリに対してデータを書き込む場合には、データ長に基づいて分類されたデータ種類に応じてブロックを選択して、データを書き込む手段とを具備したことを特徴とするNOR型フラッシュメモリのメモリ制御装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、NOR型フラッシュメモリを管理するメモリ制御装置に関する。

【0002】

【従来の技術】 フラッシュメモリは、全ビット、あるいはブロック単位で消去できるEEPROMであり、消去／書き込みとも電気的に行なう。消去（全域ビット1化）は、消去ブロック単位で行なうことができる（以下、消去ブロックのことを「ブロック」と称する）。また、書き込みは、ブロックに対して、1バイトごとに行なうことが可能である。

【0003】 NOR型フラッシュメモリは、EPROM並のランダムな読み出し速度を持つ反面、消去ブロックサイズが64kバイト程度と大きくなっている。NOR型フラッシュメモリを用いる情報処理装置（ファイルシステム）は、消去ブロック内を、128～1024バイト程度の固定長データ域で管理している（以下、このデータ域を「セクタ」と称する）。

【0004】 メモリに空きがなくなった場合には、データ（訂正や削除等が行なわれて必要なくなった無効なデータ）を無くすことにより空きの領域を確保する。この際、データの安全性を考慮して、全セクタが未使用のブロック（以下、このブロックを「スペアブロック」と称する）を用意して、ブロック消去前にクリーンなデータ（有効なデータ）をスペアブロックに書き写す場合が多い（以下、この処理を「メモリの整理処理と称する」）。

【0005】 従来、メモリの整理処理には、以下の2つの方法が用いられている。

（1）ブロック内のセクタ位置が変更されないように、クリーンデータをセクタ位置を同じにしてスペアブロックに書き写す。

に書き写す。この方法を用いた場合には、書き込める領域が繁雑にならないように、セクタを固定長にしなければならないという状況が生じる。

【0006】 (2) ブロックの固定位置に他ブロックのセクタの位置をもとに相対的なセクタ位置指定が出来るように、書き込み先の位置を参照できる間接アドレステーブルを設け、スペアブロックにクリーンデータを上位アドレスから詰めて書き写す。この方法を用いた場合、間接アドレステーブルのテーブル長を固定にするために、セクタを固定数にしなければならない状況が生じる。

【0007】 このように、NOR型フラッシュメモリの消去ブロックが大きいことから発生するメモリの整理処理の影響を他のブロックが受けないために、また、従来からの外部記憶デバイスの処理方法を適用するために、セクタを固定長として管理するようになっている。

【0008】

【発明が解決しようとする課題】 このように従来ではNOR型フラッシュメモリに対しては、セクタを固定長として管理していた。セクタを固定長とした場合、セクタ長に満たないデータを保存する場合には、セクタデータ長分の領域が使用不可能領域となってしまい、メモリ領域の使用効率が悪くなってしまう。

【0009】 サイズが大きいデータをファイルとして保存する場合（テキストファイル等）には、使用不可能領域が占める率が少なくて済むが、1データを1セクタに割り当てる（1セクタでは足りないデータの場合は、新たにセクタを確保する）ような場合（データベースデータ等）では、特に実際のデータに対して必要となるセクタ数が多くなり使用不可能領域が占める率が高くなってしまう。

【0010】 本発明は前記のような事情を考慮してなされたもので、NOR型フラッシュメモリの使用不可能領域を低減させることができ可能なフラッシュメモリのメモリ制御装置を提供することを目的とする。

【0011】

【課題を解決するための手段】 本発明は、NOR型フラッシュメモリを複数のブロックに分け、各ブロックを固定数、可変長のセクタで管理する管理手段と、前記管理手段によって管理されたNOR型フラッシュメモリに対してデータを書き込む場合には、データを書き込んだ際のブロック内のセクタの平均セクタ長が標準平均値に近くなるブロックを選択して、データを書き込む手段とを具備したことを特徴とする。

【0012】 これにより、ブロック内のセクタ数を固定することで、メモリの整理処理等に伴うメモリの管理を複雑化することを回避しつつ、可変長セクタとすることで、小さいデータを扱う場合であっても、使用不可能な記憶領域の発生が低減される。

【0013】 また本発明は、NOR型フラッシュメモリ

3

を複数のブロックに分け、各ブロックを、異なるセクタ数、セクタ長で管理する管理手段と、前記管理手段によって管理されたNOR型フラッシュメモリに対してデータを書き込む場合には、データ長に基づいて分類されたデータ種類に応じてブロックを選択して、データを書き込む手段とを具備したことを特徴とする。

【0014】これにより、複数の異なるセクタ数、セクタ長で管理されたブロックから、書き込みの対象となっているデータに応じた適当なブロックが選択され、書き込みが実行されるので、使用不可能な記憶領域の発生が低減される。

【0015】

【発明の実施の形態】以下、図面を参照して本発明の実施の形態について説明する。図1は本実施形態に係わるNOR型フラッシュメモリのメモリ制御方法を用いる情報処理装置（制御装置）の基本構成を示すブロック図である。情報処理装置は、例えば携帯可能なコンピュータによって構成される手帳型電子機器である。

【0016】図1に示すように、情報処理装置は、CPU10、NOR型フラッシュメモリ12、RAM14、ROM16、記憶装置18、及び入力装置20を設けて構成されている。

【0017】CPU10は、ROM16に格納されたプログラムを読み出し、各装置をそのプログラムに従い制御する。例えば、CPU10は、ROM16に格納された特定の目的を持った処理を実行するためのアプリケーションプログラムや、データファイルをNOR型フラッシュメモリ12等の記憶媒体に対して書き込み、読み出しするファイルシステムのプログラムに従う処理を実行することができる。

【0018】NOR型フラッシュメモリ12は、各種の処理において作成されたデータや各種の処理（制御手段）を実行するためのプログラム等が、CPU10によって書き込み、読み出し、消去される。

【0019】RAM14は、各状態を示すデータ、可変データ等が、CPU10により書き込み、読み出される。ROM16は、各種の処理（制御手段）を実行するためのプログラムや固定データが、CPU10により読み出される。

【0020】記憶装置18は、各種の処理において作成されたデータや各種の処理を実行するためのプログラムを記憶するためのもので、必要に応じてCPU10によって読み出し、書き込み、消去される。

【0021】入力装置20は、キーボード等によって構成されるもので、CPU10によって実行される各種の処理に対する指示等を入力するためのもので、入力した指示をCPU10に通知する。

【0022】次に、第1実施形態における情報処理装置の動作について説明する。第1実施形態は、NOR型フラッシュメモリ12の1ブロック内のセクタ数を固定と

4

し、セクタ長を可変として管理する方法を用いる。また、メモリの整理処理は、ブロックの固定位置に他ブロックから相対的のセクタ位置指定が出来るように、間接アドレステーブルを設け、クリーンデータを上位アドレスから詰めて書き写す方法を用いるものとする。従つて、ブロックの固定位置に間接アドレステーブルが設けられ、他ブロックのセクタの位置をもとに相対的なセクタ位置指定が出来るようになっている。

【0023】セクタ数を固定とするのは、メモリの整理処理において使用する間接アドレステーブルの大きさを固定するためである。可変長であるセクタには、書き込みの対象とするデータ長をもとにして適当なブロックが選択され、書き込みが行われる。

【0024】図2は情報処理装置のNOR型フラッシュメモリ12に対するメモリ制御方法の動作を示すフローチャート、図3は第1実施形態におけるメモリの整理処理を例にしたデータ構成を示す図である。

【0025】まず、第1実施形態におけるメモリの整理処理について図3を用いて説明する。第1実施形態では、各ブロックでのセクタ長を可変としているため、図3に示すように、各物理ブロック毎でセクタの開始位置が異なっている。また、各物理ブロックの所定の位置に間接アドレステーブルが設けられている。

【0026】例えば、仮想ブロック2である物理ブロック2に空き領域を確保するため、スペアブロックとして、物理ブロック3にクリーンデータを上位アドレスから詰めて書き写す。1ブロックのセクタ数は固定であるので、各セクタの書き込み先は間接アドレステーブルによって管理することができる。こうして、仮想ブロック2には、空き領域が確保され、データの書き込みが可能となる。

【0027】CPU10は、アプリケーションを実行した結果、データをNOR型フラッシュメモリ12に書き込む際、可変長セクタで管理されるブロックの使用効率を良くするために以下の手順により書き込みブロックを決定する。

【0028】第1実施形態では、ブロック中の全クリーンデータのデータ長の平均値が、ブロック内の固定のセクタ数によって決まる1セクタ当たりのデータ長（標準平均値）に近くなるようにしてデータの書き込みを行なう。

【0029】まず、CPU10は、NOR型フラッシュメモリ12のあるブロックについて、データの書き込み対象とするか否かを判別する処理を行なうために、クリーンセクタ数を求めるためのカウンタの値を“0”、データ長の合計の値を“0”に初期化して、RAM14において保持する（ステップA1）。

【0030】CPU10は、対象とするブロック内の各セクタについてクリーンセクタであるか否かを判別し 50 （ステップA2）、クリーンセクタであった場合にはカ

ウンタの値に1を加算し、またそのセクタのデータ長を合計値に加算する（ステップA3）。

【0031】全てのセクタについて、以上の処理を繰り返して行ない、対象とするブロックのクリーンセクタ数と、クリーンセクタのデータ長の合計値を算出する（ステップA4）。

【0032】ここで、CPU10は、対象とするブロック内の全クリーンセクタのデータ長の合計値に、今回、NOR型フラッシュメモリ12に対して書き込むデータのデータ長を加算した値を、ブロック内のクリーンセクタ数（カウンタの値）に1加算した値によって除算する（ステップA5）。すなわち、データを書き込んだと仮定した際の、書き込み後の1セクタ当たりのデータ長（ここではA値とする）を求める。

【0033】次に、CPU10は、ブロックサイズをブロック内の固定セクタ数で除算して求まる標準平均値（1セクタ当たりのデータ長）と、ステップA5において求めたA値との差の絶対値（ここでは差分絶対値とする）を求める（ステップA6）。

【0034】CPU10は、差分絶対値をRAM14に保持されている他のブロックの差分絶対値と比較して小さいかを判別し（ステップA7）、小さい場合にはA値が標準平均値に最も近いものとして、RAM14に差分絶対値と共にブロック番号を記憶する（ステップA8）。なお、最初のブロックに対する処理の際には、比較対象とするデータがRAM14に記憶されていないので、CPU10は、ステップA7における判別を行なわず、無条件に差分絶対値と共にブロック番号を記憶するものとする。

【0035】ここで、全てのブロックに対する処理が終了していなければ（ステップA9）、CPU10は、次のブロックを指定し（ステップA10）、ステップA1より前述と同様の処理を実行する。

【0036】従って、ステップA7における比較によって、A値が標準平均値に最も近いものとして判別されたブロックのブロック番号がRAM14に記憶されることになる。全ブロックについての処理の後、CPU10は、RAM14に記憶されているブロック番号が示すブロックをデータの書き込み対象とするブロックに決定する（ステップA11）。

【0037】このようにして、NOR型フラッシュメモリ12に対してデータを書き込む際に、固定数可変長のセクタで管理されている複数のブロックから、データを書き込んだ際にクリーンセクタのデータ長の平均がブロックの標準平均値に近くなるブロックを優先して選択し、実際にデータの書き込みが行われる。

【0038】すなわち、クリーンセクタのデータ長の平均がブロックの標準平均値となった状態が、無駄となっている領域を含まないブロックの理想的な利用状態であるので、データの書き込みを行なう毎に、この状態に近

付くようなブロックが選択されてデータの書き込みが行われることで、NOR型フラッシュメモリ12の記憶容量の利用効率を向上させることができる。

【0039】従って、1データを1セクタに割り当てるようなデータベース等に用いる記憶領域として、NOR型フラッシュメモリ12を使用した場合であっても、効率良くデータの書き込みを行なうことができる。

【0040】なお、前述した第1実施形態では、ブロック間で記憶領域の使用効率が平均化するように、データを書き込むブロックを選択しているが、NOR型フラッシュメモリ12がブロック消去回数に制限があることから、単純に使用効率の平均化だけでなくブロック消去回数も考慮して、データを書き込むブロックを選択するようにも良い。

【0041】例えば、全ブロックの消去回数の平均値を求め、その平均値から規定の割合を越えている回数のブロック消去が実行されているブロックについては、データの書き込み対象とする候補から外すようにするといった方法を用いることができる。

【0042】次に、第2実施形態における情報処理装置の動作について説明する。第2実施形態は、NOR型フラッシュメモリ12の1ブロック内のセクタ長、セクタ数をブロック毎にそれぞれ異なるようにして管理する方法を用いる。また、メモリの整理処理は、ブロックの固定位置に他ブロックから相対的のセクタ位置指定が出来るように、間接アドレステーブルを設け、クリーンデータを上位アドレスから詰めて書き写す方法を用いるものとする。

【0043】図4は情報処理装置のNOR型フラッシュメモリ12に対するメモリ制御方法の動作を示すフローチャート、図5は第2実施形態におけるメモリの整理処理を例にしたデータ構成を示す図である。

【0044】まず、第2実施形態におけるデータ構成について図5を参照しながら説明する。第2実施形態では、NOR型フラッシュメモリ12の1ブロック内のセクタ長、セクタ数を、ブロック毎に異なるように設定し、データを書き込む際に、データに応じたブロックを選択してデータの書き込みを行なう。

【0045】例えば、NOR型フラッシュメモリ12の複数のブロックの中で、仮想ブロック番号1、4のブロックは、512バイト固定長、128個セクタとし、仮想ブロック番号2、5のブロックは、256バイト固定長、256個セクタとし、仮想ブロック番号3、6のブロックは、128バイト固定長、512個セクタとするように、複数のパターンを予め決定しておく。図5では前述のようにして決定されたセクタ長、セクタ数の仮想ブロック1、2、3を示している。

【0046】まず、第2実施形態におけるメモリの整理処理について図5を用いて説明する。例えば、仮想ブロック2である物理ブロック2に空き領域を確保するた

め、スペアブロックとして、物理ブロック3にクリーンデータを上位アドレスから詰めて書き写す。1ブロックのセクタ数が旧仮想ブロック2と新仮想ブロック2と同じなので、各セクタの書き込み先は間接アドレステーブルによって管理することができる。こうして、仮想ブロック2には、空き領域が確保され、データの書き込みが可能となる。

【0047】CPU10は、アプリケーションを実行した結果、データをNOR型フラッシュメモリ12に書き込む際、ブロック毎で異なるセクタ長、セクタ数で管理されるブロックの使用効率を良くするために以下の手順により書き込みブロックを決定する。

【0048】第2実施形態では、書き込みの対象とするデータのデータ長、データ種別（アプリケーション別のファイル種別）に合わせて、書き込み対象とするブロックを決定してデータの書き込みを行なう。

【0049】CPU10は、アプリケーションプログラムに基づいて実行されるアプリケーションがデータ書き込みを要求した場合、NOR型フラッシュメモリ12に対するデータの書き込みを実行するファイルシステムを起動して、データ書き込み命令を与える。この際、アプリケーションは、アプリケーション毎のデータ種別をファイルシステムに対して与える。

【0050】CPU10は、ファイルシステムによって、アプリケーションからのデータ種別により、セクタ長に合ったブロックを決定する（ステップB1）。例えば、手帳型電子機器に当てはめた場合、手帳型電子機器に設けられた各種アプリケーションとNOR型フラッシュメモリ12のブロックの関係は、次のようにして設定できる。なお、手帳型電子機器には、情報サービス、手書きメモ、電子メール、メモ、電話、スケジュール等の各種のアプリケーションが設けられているものとする。

【0051】例えば、情報サービス、手書きメモのアプリケーションは、比較的に扱うデータのデータサイズが大きいため、512バイト固定長セクタブロックに設定し、電子メール、メモのアプリケーションは、256バイト固定長セクタブロック、電話、スケジュールのアプリケーションは、128バイト固定長セクタブロックのように、アプリケーション別のデータ長、データ種別に応じて設定する。

【0052】CPU10は、データ種別に応じて、データの書き込み対象とするブロックを決定すると、該当ブロックにデータを書き込むだけの空き領域があるかを判別する（ステップB2、B3、B4）。

【0053】ここで、決定したブロックに十分な空き領域がある場合には、CPU10は、該当するブロックのブロック番号を取得して、実際にデータの書き込み対象となるブロックを決定する（ステップB10）。

【0054】一方、データ種別に応じたブロックに十分な空き領域がない場合には、CPU10は、決定したブ

ロックのセクタ長に近い他のブロックを対象として、空き領域があるか否かを判別し、このブロックに空き領域があれば、ブロック番号を取得して、実際にデータの書き込み対象となるブロックを決定する。

【0055】例えば、データ種別に応じて512セクタ長のブロックがデータの書き込み対象として決定されたものの、空き領域が十分になかった場合には（ステップB1、B2、B5）、CPU10は、256セクタ長のブロックについて空き領域のチェックを行ない（ステップB6）、さらに256セクタ長のブロックに空き領域がなかった場合には（ステップB7）、128セクタ長のブロックの空き領域をチェックして（ステップB8）、十分な空き領域があれば128セクタ長のブロックをデータ書き込みの対象とする（ステップB9、B10）。

【0056】同様にして、データ種別に応じて、256セクタ長のブロックが選択された場合、あるいは128セクタ長のブロックが選択された場合も、十分な空き領域がなかった場合には、他のブロックから空き領域を探して、データの書き込み対象とする。

【0057】このようにして、NOR型フラッシュメモリ12にデータ種別に合わせた異なるセクタ長のブロックを設けることにより、NOR型フラッシュメモリ12に対してデータを書き込む際に、データ種別に応じたブロックを選択することで、例えば1データを1セクタに割り当てるようなデータベース等に用いる記憶領域として、NOR型フラッシュメモリ12を使用した場合であっても、効率良くデータの書き込みを行なうことができる。特に手帳型電子機器のような複数のアプリケーションが実行され、複数のデータ種別が存在する場合に、NOR型フラッシュメモリ12を記憶媒体として用いた場合に有効である。また、前述した第1実施形態による方法と比較して、データの書き込み対象とするブロックを決定するまでの手順が簡単であり、高速な処理が可能である。

【0058】なお、前述した第2実施形態の説明では、データ種別のみによってデータの書き込み対象とするブロックを決定しているが、データ種別を無視し、単に書き込み対象とするデータ長に合わせて、対応するセクタ長が設定されたブロックを選択するようにしても良い。

【0059】また、前述した第2実施形態においては、NOR型フラッシュメモリ12の1ブロック内のセクタ長、セクタ数をブロック毎にそれぞれ異なるものとして説明しているが同じセクタ長、セクタ数のブロックが数分含まれていても良い。例えば、特定のデータ種別のデータを多く扱う場合などには、このデータ種別にあったセクタ長、セクタ数のブロックを他のブロックよりも多く設けることも可能である。

【0060】
【発明の効果】以上詳述したように本発明によれば、N

OR型フラッシュメモリを複数のブロックに分け、各ブロックを固定数、可変長のセクタで管理し、データを書き込む場合には、データを書き込んだ際のブロック内のセクタの平均セクタ長が標準平均値に近くなるブロックを選択して、データを書き込むことにより、ブロック内のセクタ数を固定することで、メモリの整理処理等に伴うメモリの管理を複雑化することを回避しつつ、可変長セクタとすることができる、小さいデータを扱う場合であっても、NOR型フラッシュメモリの使用不可能領域を低減させることができるものである。

【図面の簡単な説明】

【図1】本発明の実施形態に係わるNOR型フラッシュメモリのメモリ制御方法を用いる情報処理装置の基本構成を示すブロック図。

【図2】第1実施形態における情報処理装置のNOR型
フラッシュメモリ12に対するメモリ制御方法の動作を

示すフローチャート。

【図3】第1実施形態におけるメモリの整理処理を例にしたデータ構成を示す図。

【図4】第2実施形態における情報処理装置のNOR型フラッシュメモリ12に対するメモリ制御方法の動作を示すフローチャート。

【図5】第2実施形態におけるメモリの整理処理を例にしたデータ構成を示す図。

【符号の説明】

10 10...CPU

12…NOR型フラッシュメモリ

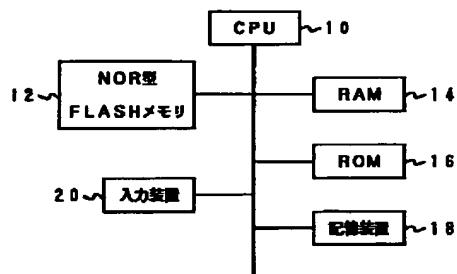
14...RAM

16...ROM

18…記憶装置

20…输入装置

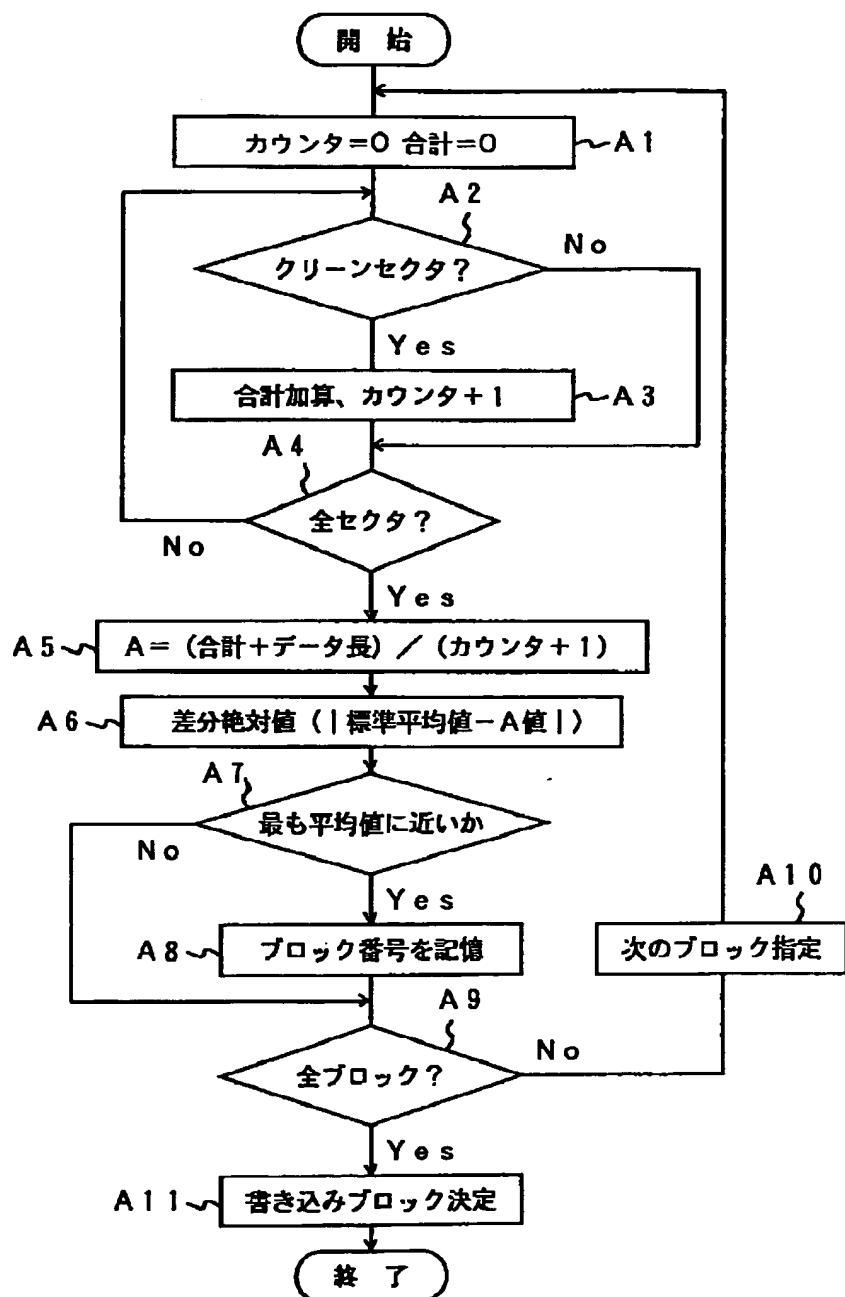
【圖1】



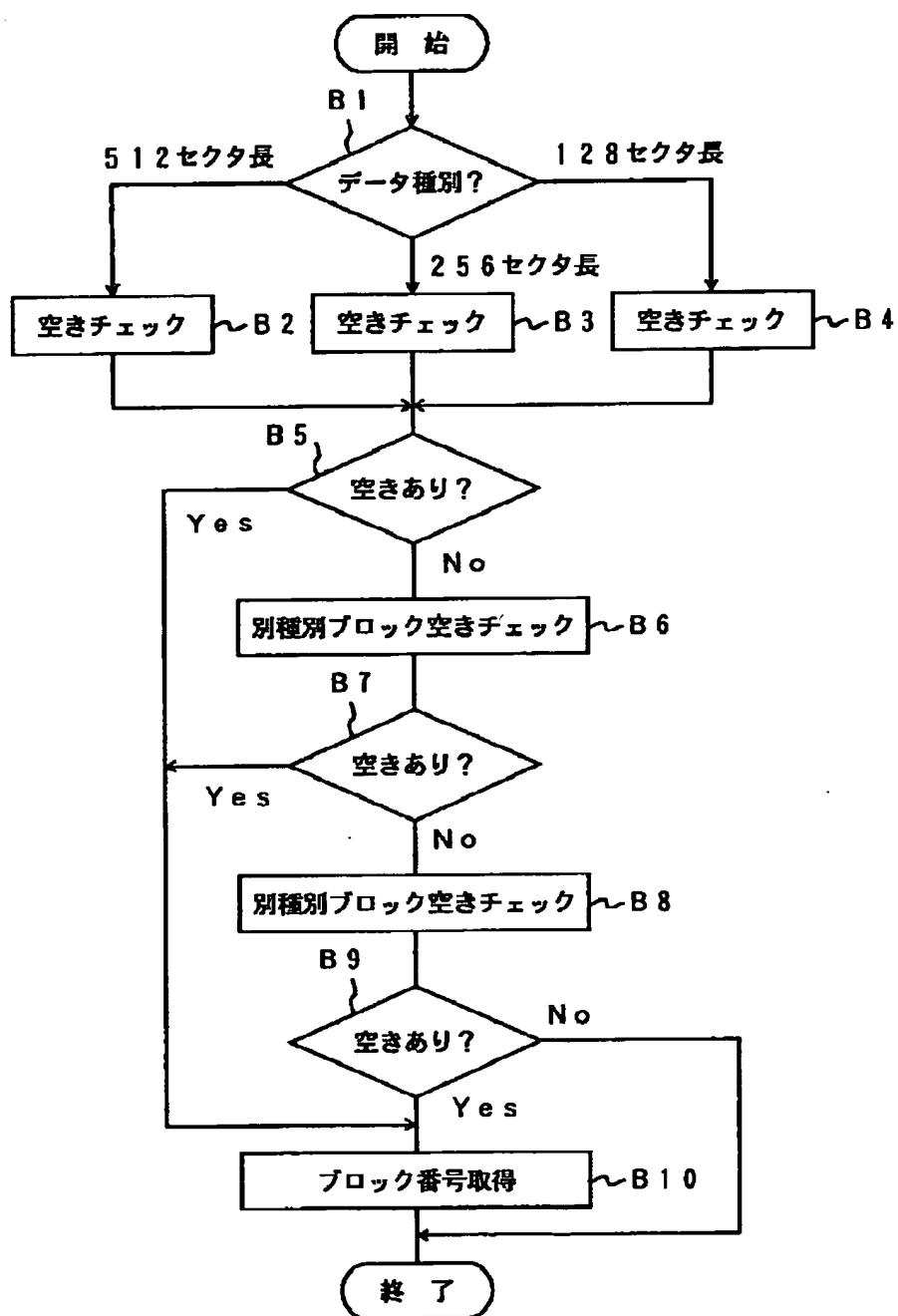
【図3】

(a) 物理ブロック 1	(b) 物理ブロック 2	(c) 物理ブロック 3	(d) 物理ブロック 4
01 仮想ブロック番号	02 仮想ブロック 2	02 仮想ブロック 2	03 仮想ブロック 3
セクタ（可変長）	クリーン	クリーン	
	ダーティ	クリーン	
	クリーン	クリーン	
	クリーン	クリーン	
	ダーティ	クリーン	
	クリーン	空き	
間接アドレステーブル	間接アドレステーブル	間接アドレステーブル	間接アドレステーブル

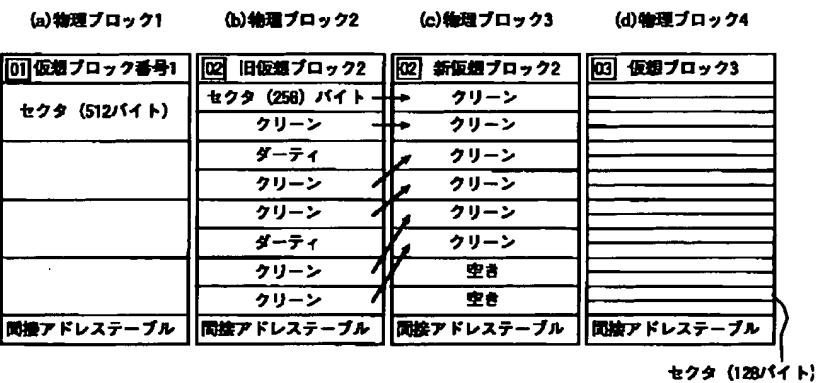
【図2】



【図4】



【図5】



PATENT ABSTRACTS OF JAPAN

(11) Publication number : 11-039210

(43) Date of publication of application : 12.02.1999

(51) Int.CI. G06F 12/02

(21) Application number : 09-197081 (71) Applicant : CASIO COMPUT CO LTD

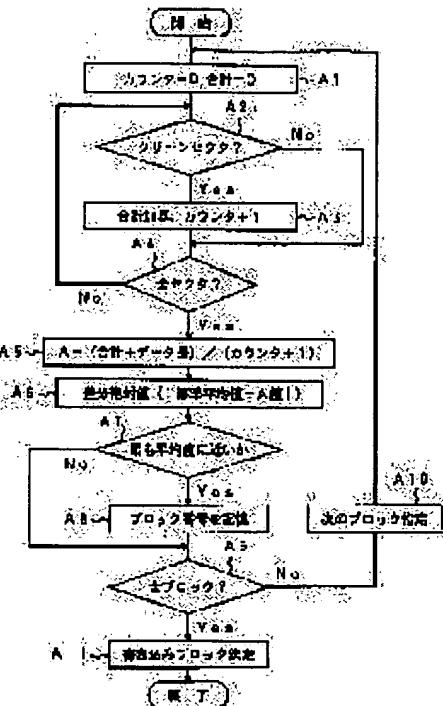
(22) Date of filing : 23.07.1997 (72) Inventor : NARA KAZUYA

(54) MEMORY CONTROLLER FOR FLASH MEMORY

(57) Abstract:

PROBLEM TO BE SOLVED: To reduce the unusable area of an NOR type flash memory.

SOLUTION: An NOR type flash memory is divided into a plurality of blocks and each block is managed by means of a fixed number of variable length sectors. At the time of writing data in the flash memory, the average sector length of the sectors in a block when data are written in the block (step A5) is compared with a standard average value obtained by dividing the size of the block by the number of fixed sectors in the block (step A6) at every block (steps A10 and A11) and the block having the closest average sector length to the standard average value is selected (step A8) and decided as a data writing block (step A11).



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's
decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. **** shows the word which can not be translated.

3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[The technical field to which invention belongs] this invention relates to the memory control unit which manages a NOR type flash memory.

[0002]

[Description of the Prior Art] Flash memories are all bits or EEPROM eliminable per block, and perform elimination/writing electrically. Elimination (formation of all-over-the-districts bit 1) can be performed per elimination block (the thing of an elimination block is hereafter called "a block"). Moreover, it is possible to perform writing for every byte to a block.

[0003] While a NOR type flash memory has about the same random read-out speed as EPROM, the elimination block size is large with about 64 K bytes. The information processor (file system) using a NOR type flash memory has managed the inside of an elimination block in about 128-1024 bytes of fixed-length-data region (this data region is hereafter called a "sector").

[0004] When an opening is lost in memory, an empty field is secured by losing dirty data (invalid data which correction, deletion, etc. are performed and became unnecessary). Under the present circumstances, in consideration of the safety of data, all sectors prepare an intact block (this block is hereafter called "a spare block"), and copy clean data (effective data) into a spare block in many cases before block elimination (this processing is hereafter called arrangement processing of "memory").

[0005] Conventionally, the following two methods are used for arrangement processing of memory.

(1) Make a sector position the same and copy clean data into a spare block so that the sector position within a block may not be changed. When this method is used, the situation that a sector must be made into a fixed length arises so that the field which can be written in may not become complicated.

[0006] (2) Prepare the indirect address table which can refer to the position of a writing place, and pack and copy clean data into a spare block from the high order address so that sector tab control specification relative based on the position of the sector of other blocks in the fixed position of a block can be performed. When this method is used, in order to make the table length of an indirect address table fixation, the situation which must make a sector the number of fixation arises.

[0007] Thus, in order not to influence other blocks by the memory generated from the elimination block of a NOR type flash memory being large of arrangement processing, and in order to apply the art of the external-memory device from the former, a sector is managed as a fixed length.

[0008]

[Problem(s) to be Solved by the Invention] Thus, in the former, the sector was managed as a fixed length to the NOR type flash memory. When saving the data with which sector length is not filled when a sector is made into a fixed length, the field for a sector-data length will turn into an unusable field, and the use efficiency of memory

storage will become bad.

[0009] Although there are few rates which an unusable field occupies and they end in saving data with large size as a file (text file etc.), in the case [like] where one data is assigned to 1 sector (a sector is newly secured with 1 sector in the case of insufficient data), the rate which the number of sectors which is needed to especially actual data (database data etc.) increases, and an unusable field occupies will become high.

[0010] this invention was made in consideration of the above situations, and aims at offering the memory control unit of the flash memory which can reduce the unusable field of a NOR type flash memory.

[0011]

[Means for Solving the Problem] this invention is characterized by having divided the NOR type flash memory into two or more blocks, having chosen the block with which the average sector length of the sector within the block at the time of writing in data becomes the standard average closely in writing in data to the NOR type flash memory managed by the management tool which manages each block with the sector of the number of fixation, and variable length, and the aforementioned management tool, and providing the means which writes in data.

[0012] Thereby, it can consider as a variable length sector, avoiding complicating management of the memory accompanying arrangement processing of memory etc. by considering the number of sectors within a block as fixation, and even if it is the case where small data are treated, generating of an unusable storage region is reduced.

[0013] Moreover, this invention is characterized by having divided the NOR type flash memory into two or more blocks, having chosen the block according to the data kind classified based on the data length when data were written in to the NOR type flash memory managed by the management tool which manages each block by the different number of sectors, and sector length, and the aforementioned management tool, and providing the means which writes in data.

[0014] Since the suitable block according to the data set as the object of writing is chosen from the block managed by this by the number of sectors from which plurality differs, and sector length and writing is performed, generating of an unusable storage region is reduced.

[0015]

[Embodiments of the Invention] Hereafter, the gestalt of operation of this invention is explained with reference to a drawing. Drawing 1 is the block diagram showing the basic composition of the information processor (control unit) using the memory control method of the NOR type flash memory concerning this operation gestalt. An information processor is notebook type electronic equipment constituted by portable computer.

[0016] As shown in drawing 1 , an information processor forms CPU10, the NOR type flash memory 12, RAM14 and ROM16, storage 18, and an input unit 20, and is constituted.

[0017] CPU10 reads the program stored in ROM16, and controls each equipment according to the program. For example, CPU10 can perform processing according to the application program for performing processing with the specific purpose stored in ROM16, and the program of the file system which writes in, reads and carries out a data file to the storage of NOR type flash memory 12 grade.

[0018] The program for performing data and various kinds of processings (control means) which were created in various kinds of processings etc. writes in the NOR type flash memory 12 by CPU10, and it is read and eliminated.

[0019] Data, a variable data, etc. which show each state write in RAM14 by CPU10, and read-out is carried out. The program and fixed data for ROM16 performing various kinds of processings (control means) are read by CPU10.

[0020] Storage 18 is for memorizing the program for performing data and various

kinds of processings which were created in various kinds of processings, and is read and eliminated [write in and] by CPU10 if needed.

[0021] An input unit 20 is constituted by the keyboard etc., is for inputting the directions to various kinds of processings performed by CPU10 etc., and notifies the inputted directions to CPU10.

[0022] Next, operation of the information processor in the 1st operation form is explained. The 1st operation form considers the number of sectors in 1 block of the NOR type flash memory 12 as fixation, and the method of managing sector length as adjustable is used for it. Moreover, arrangement processing of memory shall prepare an indirect address table, and shall use the method of packing and copying clean data from the high order address so that sector tab control specification relative to the fixed position of a block from other blocks can be performed. Therefore, an indirect address table is prepared in the fixed position of a block, and it has come to be able to perform sector tab control specification relative based on the position which is the sector of other blocks.

[0023] The number of sectors is considered as fixation, because the size of the indirect address table used in arrangement processing of memory is fixed. A suitable block is chosen as the sector which is variable length based on the data length made into the object of writing, and writing is performed.

[0024] The flow chart and drawing 3 which show operation of as opposed to the NOR type flash memory 12 of an information processor in drawing 2 of the memory control method are drawing showing the data composition to which arrangement processing of the memory in the 1st operation gestalt was made into the example.

[0025] First, arrangement processing of the memory in the 1st operation gestalt is explained using drawing 3. With the 1st operation gestalt, since the sector length in each block is made adjustable, as shown in drawing 3, the starting positions of a sector differ the physical whole block. Moreover, the indirect address table is prepared in the position of each physical block.

[0026] For example, in order to secure a free area to the physical block 2 which is the virtual block 2, clean data are packed and copied into the physical block 3 from the high order address as a spare block. Since the number of sectors of 1 block is fixation, the writing place of each sector is manageable with an indirect address table. In this way, a free area is secured to the virtual block 2 and the writing of data is attained at it.

[0027] As a result of performing application, in case data are written in the NOR type flash memory 12, in order to improve use efficiency of the block managed with a variable length sector, CPU10 is written in with the following procedures and determines a block.

[0028] With the 1st operation gestalt, as the average of the data length of the full-clean data under block becomes close to the data length per [which is decided by the number of sectors of fixation within a block] 1 sector (standard average), it writes in data.

[0029] First, about the block with the NOR type flash memory 12, in order to perform processing which distinguishes whether it considers as the write-in object of data, CPU10 initializes the value of "0" and the sum total of a data length to "0", and holds the value of the counter for asking for the number of clean sectors in RAM14 (Step A1).

[0030] CPU10 distinguishes whether it is a clean sector about each sector within the target block (Step A2), when it is a clean sector, it adds 1 to the value of a counter, and it adds the data length of the sector to total value (Step A3).

[0031] It carries out by repeating the above processing about all sectors, and the total value of the number of clean sectors of the target block and the data length of a clean sector is computed (Step A4).

[0032] Here, CPU10 carries out the division of the value adding the data length of the

data written in to the NOR type flash memory 12 to the number of clean sectors within a block (value of a counter) with the value added one time this time at the total value of the data length of the full-clean sector within the target block (step A5). That is, it asks for the data length per 1 sector after writing at the time of assuming that data were written in (here, it considers as A value).

[0033] next, CPU10 calculates the absolute value (here -- difference -- it considers as an absolute value) of the difference of the standard average (data length per 1 sector) which carries out a division with the number of fixed sectors within a block of a block size, and can be found, and A value calculated in step A5 (Step A6)

[0034] CPU10 -- difference -- the difference of other blocks currently held in the absolute value at RAM14 -- as what has A value closest [as compared with an absolute value, distinguish whether it is small (Step A7), and] to the standard average when small -- RAM14 -- difference -- a block number is memorized with an absolute value (Step A8) in addition, distinction [in / Step A7 / in CPU10] since the data made applicable to comparison are not memorized by RAM14 in the case of the processing to the first block -- not carrying out -- unconditionedness -- difference -- a block number shall be memorized with an absolute value

[0035] If the processing to all blocks is not completed here (Step A9), CPU10 specifies the following block (Step A10), and performs the same processing as the above-mentioned from Step A1.

[0036] Therefore, the block number of the block with which A value was distinguished as a thing near the standard average will be memorized by RAM14 by comparison in Step A7. CPU10 is determined as the block which sets the block which the block number memorized by RAM14 shows as the write-in object of data after the processing about all blocks (Step A11).

[0037] Thus, when data are written in, the average of the data length of a clean sector gives priority to and chooses as the standard average of a block the block which becomes closely from two or more blocks managed with the sector of the number variable length of fixation in case data are written in to the NOR type flash memory 12, and the writing of data is actually performed.

[0038] That is, since the average of the data length of a clean sector is in the ideal use state of a block where the state where it became the standard average of a block does not include a useless field, whenever it writes in data, the use efficiency of the storage capacity of the NOR type flash memory 12 can be raised by a block which approaches this state being chosen and the writing of data being performed.

[0039] Therefore, even if it is the case where the NOR type flash memory 12 is used, as a storage region used for a database which assigns one data to 1 sector, data can be written in efficiently.

[0040] In addition, although the block which writes in data is chosen with the 1st operation gestalt mentioned above so that it may be between blocks and the use efficiency of a storage region may equalize, not only equalization of use efficiency but the number of times of block elimination is simply taken into consideration, and the block with which data are written in may be made to choose from the NOR type flash memory 12 having a limit in the number of times of block elimination.

[0041] For example, the average of the number of times of elimination of all blocks can be calculated, and the method of making it remove from the candidate who considers as the write-in object of data can be used about the block with which block elimination of the number of times which is over the regular rate from the average is performed.

[0042] Next, operation of the information processor in the 2nd operation gestalt is explained. The method of managing the sector length in 1 block of the NOR type flash memory 12 and the number of sectors for every block as it differs, respectively is used for the 2nd operation gestalt. Moreover, arrangement processing of memory shall prepare an indirect address table, and shall use the method of packing and copying

clean data from the high order address so that sector tab control specification relative to the fixed position of a block from other blocks can be performed.

[0043] The flow chart and drawing 5 which show operation of as opposed to the NOR type flash memory 12 of an information processor in drawing 4 of the memory control method are drawing showing the data composition to which arrangement processing of the memory in the 2nd operation gestalt was made into the example.

[0044] First, it explains, referring to drawing 5 about the data composition in the 2nd operation gestalt. With the 2nd operation gestalt, in case the sector length in 1 block of the NOR type flash memory 12 and the number of sectors are set up so that it may differ for every block, and data are written in, the block according to data is chosen and data are written in.

[0045] For example, two or more patterns are beforehand determined so that the block of the virtual block numbers 1 and 4 may be made into a 512-byte fixed length and a 128-piece sector, the block of the virtual block numbers 2 and 5 may be made into a 256-byte fixed length and a 256-piece sector and the block of the virtual block numbers 3 and 6 may be made into a 128-byte fixed length and a 512-piece sector in the block of the plurality of the NOR type flash memory 12. Drawing 5 shows the virtual blocks 1, 2, and 3 of the sector length and the number of sectors which were determined as mentioned above.

[0046] First, arrangement processing of the memory in the 2nd operation gestalt is explained using drawing 5. For example, in order to secure a free area to the physical block 2 which is the virtual block 2, clean data are packed and copied into the physical block 3 from the high order address as a spare block. Since the old virtual block 2 and the new virtual block 2 have the the same number of sectors of 1 block, the writing place of each sector is manageable with an indirect address table. In this way, a free area is secured to the virtual block 2 and the writing of data is attained at it.

[0047] As a result of performing application, in case data are written in the NOR type flash memory 12, in order to improve use efficiency of the block managed with sector length different the whole block and the number of sectors, CPU10 is written in with the following procedures and determines a block.

[0048] With the 2nd operation gestalt, according to the data length of the data made into the object of writing, and data classification (file classification according to application), the block made into a write-in object is determined, and data are written in.

[0049] When the application performed based on an application program requires data writing, CPU10 starts the file system which performs the writing of data to the NOR type flash memory 12, and gives a data write-in instruction. Under the present circumstances, application gives the data classification for every application to a file system.

[0050] CPU10 determines the block which suited sector length with the file system by data classification from application (Step B1). For example, when it applies to notebook type electronic equipment, the relation of the various applications and the block of the NOR type flash memory 12 which were formed in notebook type electronic equipment can be set up as follows. In addition, various kinds of applications, such as information service, a handwriting memorandum, an E-mail, a memorandum, a telephone, and a schedule, shall be formed in notebook type electronic equipment.

[0051] For example, since the application of information service and a handwriting memorandum has the large data size of the data treated in comparison, it is set as a 512-byte fixed-length sector block, and the application of a 256-byte fixed-length sector block, a telephone, and a schedule sets up an E-mail and the application of a memorandum like a 128-byte fixed-length sector block according to the data length according to application, and data classification.

[0052] CPU10 will distinguish whether there is only any free area which writes data in an applicable block, if the block made into the write-in object of data is determined

according to data classification (step B-2, B3, B4).

[0053] Here, when there is sufficient free area for the determined block, CPU10 acquires the block number of the corresponding block, and the block actually set as the write-in object of data is determined (Step B10).

[0054] If it distinguishes whether CPU10 has a free area for other blocks near the sector length of a block which determined and a free area is in this block on the other hand when there is not sufficient free area for the block according to data classification, a block number will be acquired and the block actually set as the write-in object of data will be determined.

[0055] For example, although the block of 512 sector length was determined as a write-in object of data according to data classification When there is no enough free area, (Step B1, B-2, B5), and CPU10 A free area is checked about the block of 256 sector length (step B6). When there is no free area in the block of further 256 sector length, (Step B7), The free area of a block of 128 sector length is checked (Step B8), and if there is sufficient free area, the block of 128 sector length will be set as the object of data writing (Steps B9 and B10).

[0056] When there is no free area sufficient similarly when the block of 256 sector length is chosen according to data classification, or when the block of 128 sector length is chosen, a free area is looked for from other blocks, and it considers as the write-in object of data.

[0057] Thus, in case data are written in to the NOR type flash memory 12 by forming the block of different sector length which doubled with data classification in the NOR type flash memory 12, even if it is the case where the NOR type flash memory 12 is used, as a storage region used for a database which assigns for example, one data to 1 sector by choosing the block according to data classification, data can be written in efficiently. It is effective, when two or more applications like especially notebook type electronic equipment are performed, two or more data classification exists and the NOR type flash memory 12 is used as a storage. Moreover, a procedure until it determines the block made into the write-in object of data as compared with the method by the 1st operation gestalt mentioned above is easy, and high-speed processing is possible.

[0058] In addition, although the block made into the write-in object of data only by data classification is determined in explanation of the 2nd operation gestalt mentioned above, data classification is disregarded and you may make it choose the block with which corresponding sector length was set up according to the data length only made into a write-in object.

[0059] Moreover, in the 2nd operation form mentioned above, although the sector length in 1 block of the NOR type flash memory 12 and the number of sectors are explained as what is different for every block, respectively, the block of the same sector length and the number of sectors may be included several minutes. For example, when treating many data of a specific data classification, it is also possible to establish more blocks of the sector length and the number of sectors which suited this data classification than other blocks.

[0060]

[Effect of the Invention] In according to this invention dividing a NOR type flash memory into two or more blocks, managing each block with the sector of the number of fixation, and variable length, as explained in full detail above, and writing in data The average sector length of the sector within the block at the time of writing in data to the standard average closely the number of sectors within a block by considering as fixation by choosing the becoming block and writing in data It can consider as a variable length sector, avoiding complicating management of the memory accompanying arrangement processing of memory etc., and even if it is the case where small data are treated, it becomes possible to reduce the unusable field of a NOR type flash memory.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The memory control unit of the NOR type flash memory characterized by to have divided the NOR type flash memory into two or more blocks, to have chosen the block with which the average sector length of the sector within the block at the time of writing in data becomes the standard average closely in writing in data to the NOR type flash memory managed by the management tool which manages each block with the sector of the number of fixation, and variable length, and the aforementioned management tool, and to provide the means which writes in data.

[Claim 2] The memory control unit of the NOR type flash memory characterized by having divided the NOR type flash memory into two or more blocks, having chosen the block according to the data kind classified based on the data length when data were written in to the NOR type flash memory managed by the management tool which manages each block by the different number of sectors, and sector length, and the aforementioned management tool, and providing the means which writes in data.

[Translation done.]

DERWENT-ACC-NO: 1999-195216

DERWENT-WEEK: 199917

COPYRIGHT 1999 DERWENT INFORMATION LTD

TITLE: Memory controller for EEPROM - selects memory block
based on standard mean value, for performing read-write
operation

PRIORITY-DATA: 1997JP-0197081 (July 23, 1997)

PATENT-FAMILY:

PUB-NO	PUB-DATE	LANGUAGE	PAGES	MAIN-IPC
JP 11039210 A	February 12, 1999	N/A	009	G06F 012/02

APPLICATION-DATA:

PUB-NO	APPL-DESCRIPTOR	APPL-NO	APPL-DATE
JP 11039210A	N/A	1997JP-0197081	July 23, 1997

INT-CL (IPC): G06F012/02

— KWIC —

Basic Abstract Text - ABTX (1):

NOVELTY - A flash memory (12) is divided into several blocks. A CPU (10) manages each block with sector number and variable length. The standard mean value which performs the division of block size, is calculated. The block which is closest to the standard mean value is chosen for performing read-write operation.